

一、選擇題：(每題一分)

- (C) 1. 以 16×15 的點矩陣來看,儲存二個中文字型需要幾個位元組? (A)20 (B)40 (C)60 (D)80
- (A) 2. 平行埠(Parallel port)每次可送出多少字元(Character)? (A)1 (B)2 (C)3 (D)4
- (C) 3. 下列何者為能把高階語言轉換成機器語言的處理器? (A)組合器 (B)連結器 (C)直譯器 (D)編譯器
- (D) 4. 下列何者為物件導向程式(Object-oriented programming)語言? (A)FORTRAN (B)COBOL (C)QBASIC (D)Visual basic
- (A) 5. 在多數之微電腦所採取之編碼系統為何? (A)ASCII (B)EBCDIC (C)BCD (D)異同位系統
- (C) 6. 在 200 個名字中,使用二分搜尋(Binary Search)尋找某一特定名字時,最多需比對多少次? (A)4 (B)6 (C)8 (D)10
- (B) 7.
I=1000
DO WHILE I>=100
PRINT "God loves you!"
I=I-3
ENDDO
試問該程式片段執行幾次"God loves you!"?
(A)300 (B)301 (C)302 (D)303
- (B) 8. 結構化程式設計有三種基本結構,即: (A)跳躍結構,選擇結構,重覆結構 (B)重覆結構,分支結構,選擇結構 (C)簡單結構,分支結構,重覆結構 (D)簡單結構,跳躍結構,重覆結構
- (B) 9. 一般電腦主機板內的匯流排(Bus)寬度是以什麼為單位? (A)公分(cm) (B)位元(bit) (C)百萬赫芝(MHz) (D)英寸(inch)
- (B) 10. 下列何者是結構性的(STRUCTURED)資料型態? (A)字元(CHARACTER) (B)整數(INTEGER) (C)實數(REAL) (D)紀錄(RECORD)
- (C) 11. 使用公共 Internet 為主幹當作私有資料傳輸通道的技術稱為? (A)Intranet (B)Extranet (C)VPN (D)Ethernet。
- (A) 12. 請問: $378+738$, 此為 8 進位加法的結果, 其 16 進位表示法為何? (A)5AH (B)AAH (C)D2H (D)132H。
- (B) 13. 下列關於雙核心 CPU 的敘述, 何者正確? (A)雙核心 CPU 就是指加入了 Hyper-Threading 技術的 CPU (B)雙核心 CPU 是利用平行運算的概念來提高效能 (C)雙核心 CPU 就是 32 位元 X2, 也就是所謂的 64 位元 CPU (D)雙核心的時脈計算方式, 就是單核心的時脈 X2。
- (A) 14. 在通行密碼>Password)的安全威脅中, 若攔截使用者的通行密碼, 重新輸入到主機系統, 以通過系統認證, 則此種攻擊法稱為: (A)重送攻擊法(Replaying Attack) (B)字典攻擊法(Dictionary Attack) (C)猜測攻擊法(Guessing Attack) (D)行騙法(Spoofing)。

送分

P1

- (C) 5. 若要在 CIDR (Classless Inter-Domain Routing) 的方式合併 8 個 Class C 網路，則子網路遮罩應該設為： (A) 255.255.224.0 (B) 255.255.240.0 (C) 255.255.248.0 (D) 255.255.252.0。
- (A) 6. 美國標準資訊交換碼為： (A) ASCII (B) CISCII (C) CCCII (D) EBCDIC。
- (A) 7. 下列數碼中，何者具有偵錯 (detecting) 與更正 (correcting) 的雙重功能？ (A) 漢明碼 (Hamming code) (B) 同位檢測 (Parity check) (C) 格雷碼 (Gray code) (D) 檢查和 (check sum)。
- (C) 8. 邏輯電路以負邏輯表示為 NOR gate，若以正邏輯表示則為： (A) OR gate (B) NOR gate (C) NAND gate (D) AND gate。
- (D) 9. 將互斥或 (EXCLUSIVE-OR) 閘用 AND, OR, NOT 閘來表示，需用到幾個？ (A) 2 (B) 3 (C) 4 (D) 5。
- (C) 10. 將一偶同位檢查位元，附加到一七位元碼中，下列何者有誤？ (A) 10000001 (B) 10101010 (C) 11100000 (D) 00000000。
- (A) 11. 施密特觸發器 (Schmitt Trigger) 的功用是： (A) 將正弦波變成方波 (B) 將方波變成正弦波 (C) 自行振盪產生正弦波 (D) 自行振盪產生方波。
- (C) 12. 下列有關 TTL74, 74H, 74L, 74S, 74LS 邏輯族系之描述何者錯誤？ (A) 消耗功率最小為 L 系列 (B) 消耗功率最大為 H 系列 (C) 傳遞延遲最短為 H 系列 (D) 傳遞延遲最長為 L 系列。
- (B) 13. 若以多工器 (multiplexer) 來實現一個全加器 (full adder)，則此全加器之輸入端線 x0y0 應接至多工器的： (A) 輸入端 (B) 選擇線 (C) 輸入端及選擇線 (D) 輸出端。
- (D) 14. 某一解碼器的輸出端共有 64 種不同的組合則其輸入端應有幾個輸入線？ (A) 3 (B) 4 (C) 5 (D) 6。
- (B) 15. 一個具有 50 條資料輸入線之多工器 (MUX)，至少需要用到幾條選擇線？ (A) 5 條 (B) 6 條 (C) 10 條 (D) 12 條。
- (C) 16. 設計一具有 5 個狀態之循序 (sequential) 控制器至少應含有幾個正反器 (flip flop)？ (A) 1 個 (B) 4 個 (C) 3 個 (D) 2 個。
- (B) 17. 由 7 個正反器組成之二進位計數器，其計數範圍為 0 到 (A) 255 (B) 127 (C) 63 (D) 7。
- (A) 18. 若 JK 正反器的 $J=0, K=1$ 則當計時脈波出現時， Q_{n+1} 為： (A) 0 (B) 1 (C) Q (D) Q_{n+1} 。
- (B) 19. 某一 4 位元之上數計數器 (Up Counter)，輸出端 D3D2D1D0 目前為 1101，經過 5 個脈波輸入後，計數器的輸出端 D3D2D1D0 應為： (A) 1101 (B) 0010 (C) 0000 (D) 1111。
- (D) 20. JK 正反器 J、K 端輸入皆為 1 時，當時序脈波輸入後，輸出端 Q 之狀態為： (A) 1 (B) 0 (C) 不變 (D) 原來 Q 的反相。

31. 可程式化邏輯陣列簡稱為何? (A)GAL (B)PAL (C)PLA (D)PLD。
32. 有關記憶體的敘述，下列何者錯誤? (A)ROM 中的資料不因斷電而消失 (B)DRAM 存取資料的速度比 SRAM 快 (C)磁碟可當作輔助的記憶體 (D)EPROM 可重複燒錄多次使用。
33. 設計容量為 128K byte 的記憶體，採用 32K X 8bit 記憶元件 4 個，組合成 64K word X 16bit 之記憶電路，它的 MAR(memory address register)應要有幾個 bit? (A)15bit (B)16bit (C)17bit (D)18bit。
34. 採用 41256 的 DRAM 設計 32 位元的記憶體系統，請問此系統記憶體至少要有: (A)256K (B)1M (C)2M (D)4M bytes。
35. 為改善快速的處理器(processor)與低速的記憶體(memory)存取速度的不平衡，問通常可使用哪一種記憶體? (A)虛擬(virtual)記憶體 (B)快取(cache)記憶體 (C)輔助(auxiliary)記憶體 (D)結合(associative)記憶體。
36. 一個 1 MIPS 的處理機在 1 秒內可做: (A)1 次乘法 (B)103 次乘法 (C)103 次加法 (D)106 次加法。
37. 8088 中 MOV AX, [BX]的指令，對[BX]而言，其定址法(addressing mode)為: (A)直接定址 (B)暫存器定址 (C)基底索引定址 (D)暫存器間接定址。
38. CPU 認知直接記憶體存取(DMA)的請求時機通常為: (A)任一時刻 (B)每一脈鐘(clock)間 (C)完成匯流排週期(bus cycle) (D)完成一指令週期(instruction cycle)。
39. 微處理器內的溢位旗標(overflowflag)代表: (A)二的補數(2's comp)值運算後溢位狀態 (B)BCD 值運算後溢位狀態 (C)二進位(unsigned binary)值運算後進位狀態 (D)奇偶位元檢查。
40. 某一微處理器以四個位元組(bytes)組成一個字元(word)，該機可定址記憶體空間為 16M bytes，試問位置最高的字元(word)其位址在何處? (A)FFFFFCH (B)FFFFFFFH (C)FFFFFH (D)FFFEH。

送命

P3.