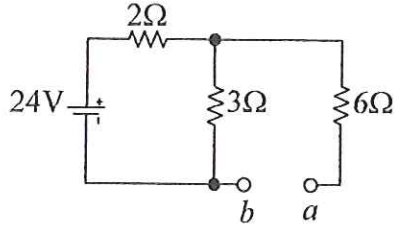


臺北市立內湖高級工業職業學校 101 學年度電子科及資訊科教師甄選試題

每題 10 分，總計 100 分

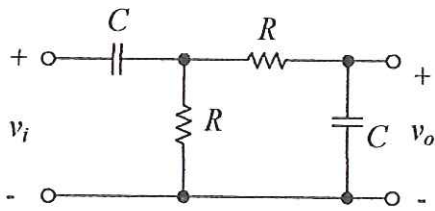
1. 如圖一所示之電路，求 a, b 兩端之諾頓(Norton)等效電流及等效電阻。



圖一

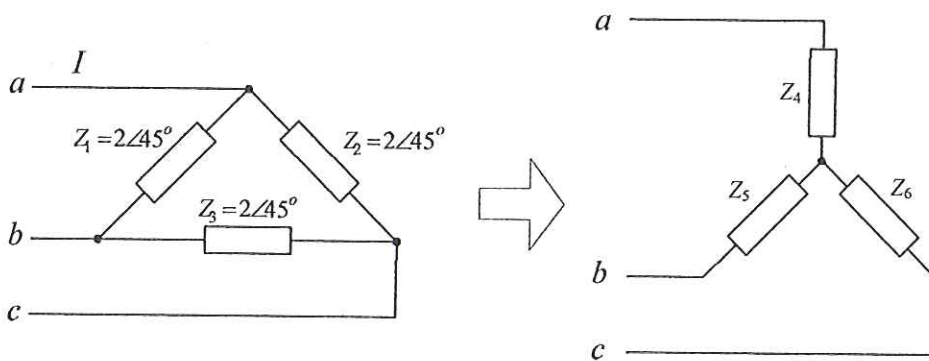
2. 如圖二所示之電路，電容抗 $X_C=1/sC$ ，試證明

$$\frac{V_o(s)}{V_i(s)} = \frac{s/RC}{s^2 + s(3/RC) + (1/RC)^2}$$



圖二

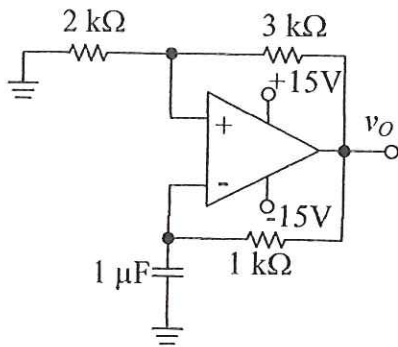
3. 如圖三所示之電路，假設左邊的電路可以轉換成右邊的電路，求阻抗 Z_4 為多少？



圖三

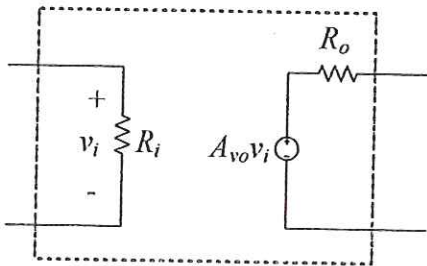


4. 如圖四所示為一理想運算放大器電路，求輸出電壓 v_o 之峰到峰值，並繪出 v_o 與電容兩端之波形。



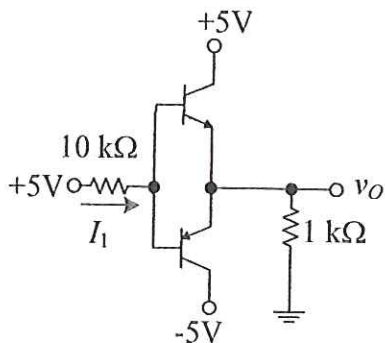
圖四

5. 如圖五所示為一電壓放大器之等效電路模型，假設 $R_i = 10 \text{ k}\Omega$, $R_o = 5 \text{ k}\Omega$, 且 $A_{vo} = 20 \text{ dB}$, 當串接二個這樣的放大器時，求其等效電路模型之 R_i , R_o , 與 A_{vo} .

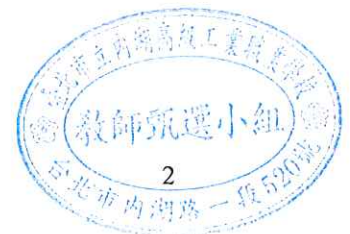


圖五

6. 如圖六所示的電晶體放大電路，假設這兩個電晶體的 β 值皆為 100, $V_{BE} = 0.7 \text{ V}$, 求 I_1 與 v_o .



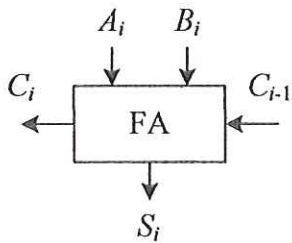
圖六



7. 解釋名詞:

- a) 何謂 body effect? 對 MOSFET 之小訊號等效模型將造成什麼影響?
- b) 何謂 channel-length modulation?

8. 如圖七所示為一個 1 位元全加器(full adder)的方塊圖, 試利用卡諾圖(Karnaugh map)求 C_i 與 S_i 的布林(Boolean)代數表示式, 並利用基本邏輯閘設計出此電路。

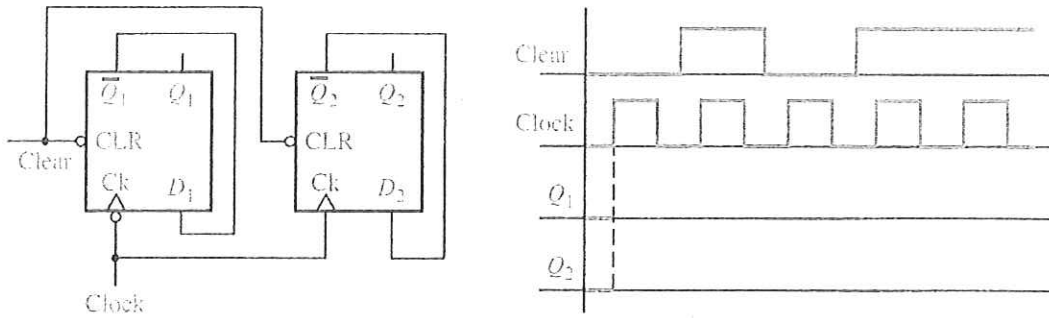


圖七

9. 試利用圖七所示之 1 位元全加器, 配合基本邏輯閘設計出一個 4 位元的加減法器。



10. 如圖八所示，試畫出 Q_1 與 Q_2 的波形。



圖八